

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-253627

(43)Date of publication of application : 09.10.1989

51)Int.Cl.

G01L 9/12

A61B 5/00

G01L 1/14

21)Application number : 63-080398

(71)Applicant : RES DEV CORP OF JAPAN

22)Date of filing : 01.04.1988

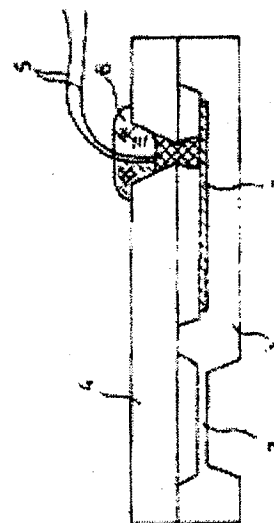
(72)Inventor : ESASHI MASAKI

54) PRESSURE SENSOR AND MANUFACTURE THEREOF

57)Abstract:

PURPOSE: To implement low noises, to facilitate forming a telemetry system and to obtain a body embedded type pressure sensor, by forming a unitary body of a signal processing circuit and the pressure sensor, and employing a two-wire output system.

CONSTITUTION: A diaphragm 2 is formed in a silicon substrate 1 by a micromachining process. A signal processing circuit 3 is integrated on the substrate 1. Then an electrode pattern is formed on a glass substrate 4. Position alignment is performed, and the substrate 4 is bonded to the silicon substrate 1 by an anode bonding method. Thus, the electrode pattern of the glass substrate 4 is bonded to an N+ layer which is diffused on the silicon substrate and connected to the circuit 3. Then, two-wire type output lines 5 which are commonly used for power supply and signal lines are connected to the circuit 3. The output lines 5 are fixed with a bonding agent 6. In this constitution, a capacitance sensor and a detecting circuit are arranged in the close proximity. Therefore, mixing of noises from the outside is less. A compact pressure sensor which can be embedded in a body and which is characterized by small power consumption is obtained.



⑫ 公開特許公報(A) 平1-253627

⑮ Int. Cl.⁴

識別記号

庁内整理番号

⑬ 公開 平成1年(1989)10月9日

G 01 L 9/12

7507-2F

A 61 B 5/00

M-7437-4C

G 01 L 1/14

1 0 1

A-7409-2F

審査請求 未請求 請求項の数 4 (全5頁)

⑭ 発明の名称 圧力センサとその製造法

⑰ 特 願 昭63-80398

⑱ 出 願 昭63(1988)4月1日

⑲ 発 明 者 江 刺 正 喜 宮城県仙台市八木山南1丁目11-9

⑳ 出 願 人 新技術開発事業団 東京都千代田区永田町2丁目5番2号

㉑ 代 理 人 弁理士 西澤 利夫

明 細 書

1. 発明の名称

圧 力 セ ン サ と そ の 製 造 法

2. 特許請求の範囲

(1) シリコン基板の一部に形成したダイヤフラムと、その上部にギャップを介して配設した電極とを有する、圧力の変化によって発生するダイヤフラムの変形を容量変化として検知する容量型圧力センサからなることを特徴とする体内埋め込み型の圧力センサ。

(2) 電極の一方がシリコン基板に接合したガラス基板上にあり、またシリコン基板上には、圧力センサの信号を処理する信号処理回路を集積化し、信号線をガラス基板に形成した穴より取り出す構造とした請求項第(1)項記載の体内埋め込み型の圧力センサ。

(3) 信号処理回路の出力線を、電源供給と信号伝達の両機能を有する2線式とした請求項第

(2)項記載の体内埋め込み型の圧力センサ。

(4) 信号処理回路を有するシリコン基板の一部にマイクロマシニング法を用いてエッチングし、表面から所望の深さの位置にダイヤフラムを形成し、そのダイヤフラムの表面に高伝導性の層を形成せしめ容量型圧力センサの一方の電極とし、かつ容量型圧力センサの他の電極パターンを有するガラス基板を位置合わせ装置を用いてシリコン基板とのパターン合わせを行いつつ、陽極接合法を用いてシリコン基板とガラス基板とを接合させることを特徴とする体内埋め込み型圧力センサの製造法。

3. 発明の詳細な説明

(技術分野)

この発明は、圧力センサとその製造法に関するものである。さらに詳しくは、この発明は、臨床医学における血管圧や心臓内圧や脳内圧、膀胱内圧などの生体圧を連続的にモニタリングすることのできる体内埋め込み型の圧力センサに関するものである。

(背景技術)

医療技術の進歩にともなう、生体の諸機能をモニタリングする機器を体内に埋め込む方式が注目されている。

しかしながら、体内にセンサを埋め込むためには、従来にもまして、小型・低消費電力であり、信号線の取り出しが容易であることと同時に、長期的にも安定であることが必要になっている。

従来より知られている圧力センサとしては、シリコン基板上に形成したダイヤフラムを用いて、その圧力による変形量をシリコン素子のピエゾ抵抗効果により測定するものが一般的であった。しかしながら、この従来測定法においては、消費電力が大きく、小型化には限界があるという基本的な問題があった。また一方、従来公知の容量型圧力センサの場合には、低消費電力であり、小型化に有利であることが知られていたが、製造技術の面での制約が大きく、さらにはインピーダンスが高くなることから雑音に弱いという問題があった。

- 3 -

て例示したものである。

この例においては、シリコン基板(1)上に、ダイヤフラム(2)を有する容量型圧力センサと、容量を検出する信号処理回路(3)とを集積化しており、またこれらを有する素子を完全に封止するために、ガラス基板(4)をシリコン基板(1)と接合し、信号処理回路(3)からの信号線(5)はガラス基板(4)に穴をあけることによって接合剤(6)により固定して外部に取り出す構成としている。

この構造において、ダイヤフラム(2)の形成には、マイクロマシニングの技術を用いることができる。これは、ある種のエッチング液を用いるとシリコン基板の結晶軸によってエッチング速度が異なることやボロンを大量にドーブした p^+ 層でエッチングを停止することができることを利用するものである。一般に、この目的のために用いられるエッチング液は、EPW(エチレンジアミン-ピロカテコール-水)液やKOH液などがある。第2図は、このマイクロマシニングプロセス

(発明の目的)

この発明は、以上の通りの問題点に鑑みてなされたものであり、信号処理回路を圧力センサと一体とすることにより低雑音化を実現し、また2線式出力方式を採用することによりテレメトリーシステムを容易とし、かつ体内埋め込みを可能とする容量型圧力センサを提供することを目的としている。(発明の開示)

この発明は、上記の目的を実現するために、シリコン基板の一部に形成したダイヤフラムと、その上部にギャップを介して配設した電極とを有する、圧力の変化によって発生するダイヤフラムの変形を容量変化として検知する容量型圧力センサからなることを特徴とする体内埋め込み型の圧力センサを提供する。

また、この発明は、そのための製造法も提供する。

以下、図面に沿ってこの発明について詳しく説明する。

第1図は、この発明の基本的な構造を断面とし

- 4 -

によって形成したダイヤフラム(2)の構造を拡大して示したものである。この例においては、所望のダイヤフラムの厚みと表面からの深さを得るために、 p^+ を拡散させている。

また、(100)面の基板を用い、ダイヤフラム以外の部分を、 SiO_2 層をマスクとして上記のエッチング液でエッチングし、(111)面のエッチング速度が遅いことを利用して第2図のようなダイヤフラムを形成している。

たとえば、具体的には、 $500\mu m \times 500\mu m$ 、厚み $20\mu m$ のダイヤフラム(2)を形成することができ、表面からの深さを $1\mu m$ とすることができる。

この場合の $1\mu m$ の深さが、コンデンサを形成するギャップとなり、また p^+ 層をコンデンサの一方の電極とすることができる。この点もこの発明の大きな特徴の一つである。

この発明はまた、信号処理回路(3)をシリコン基板(1)上に集積化したことも特徴としている。この点については、特に、1fF程度の微小

容量を検出するためには、容量センサとその検知回路を非常に接近させ外部からの雑音混入を極力減らすことが必要になってくる。また、体内埋め込み型とするためには信号処理回路(3)の低消費電力化と出力線の低減化が必要となる。このため、この発明においては、電源供給と信号線を共用とする2線方式の出力線を採用することができる。低消費電力化のためには新規な回路構成を採用することができる。

さらにまた、センサを体内埋め込み型とするためには、ダイヤフラム(2)からなる容量型の圧力センサと信号処理回路(3)が完全に気密性を保つことが必要である。このためには、ガラス基板(4)とシリコン基板(1)との接合に陽極接合を用いた完全シール装着技術を採用することができる。この方法は、この発明によって初めて実現されたものである。

すなわち、ガラス基板(4)には、コンデンサを構成するもう一方の電極パターンをCr-Auなどの蒸着膜を用いて形成し、位置合わせ装置の

— 7 —

ドスルー部)を気密封止することが難しかったが、この発明では、 n^+ 層(9)を用いて、ガラス基板(4)側の電極と接続する構造とすることにより、完全密閉構造の形成を実現している。

また、この陽極接合の際に用いる高電界の影響から信号処理回路(3)を保護するために、ガラス基板(4)の該当する部分に導電膜からなる静電シールドを設けることも有利である。

次に、この発明の一つの実施例としての容量読み出し回路の例を第4図に示す。

この回路は定電流源とフリップフロップ回路を用い基準容量 C_R と圧力センサの容量 C_x を交互に充放電することによって、容量をその大きさに比較する時間間隔の信号パルスに変換する方式である。

信号変化時にCMOS回路の消費電流が流れる特長を利用し、集積化センサへの供給電流から上記の信号パルスを取り出す。

信号処理回路(3)としては、もちろんこの実施例に示したものに限定されることはない。また、

— 9 —

もとでシリコン基板(1)と接合する。この際の接合技術としては、すでに知られている種々の手法を用いることができる。このうちの好適なものとしては陽極接合法がある。

第3図にはこの陽極接合の一例を示している。

セラミックヒータ(7)上にシリコン基板(1)とガラス基板(4)をパターン位置合わせして重ね合わせる。ガラス基板(4)には、Cr-Au電極(8)をあらかじめ形成してある。電圧は、ガラス基板(4)側がマイナス、シリコン基板(1)側がプラスになるように印加する。加熱温度は、たとえば200~600℃程度の範囲とすることができるが、好適には300~500℃とする。また、電圧はたとえば、300~1000V程度の範囲とすることができるが好適には、500Vである。

Cr-Au電極(8)は、シリコン基板(1)上に拡散した n^+ 層(9)と接合し、信号処理回路(3)と接続する。従来の陽極接合法においては、内部からの電気配線部の取り出し部(フィー

— 8 —

誘導結合型電源供給方式とすることにより、無線化することも可能であり、多チャンネル化することもできる。

この発明の以上の実施例の体内埋め込み型圧力センサについての出力電圧と圧力との関係を具体的に例示したものが第5図である。 $8.3\mu V/V/mHg$ という高感度を実現していることがわかる。(発明の効果)

以上のように、この発明の体内埋め込み型圧力センサは極めて高感度であり、かつ小型で低消費電力の性能を有し、長期的に安定でもある。

この発明による医療の高度化への貢献は極めて大きなものとなる。

4. 図面の簡単な説明

第1図は、この発明の圧力センサの一例を示した断面図である。第2図は、ダイヤフラムを示した拡大断面図である。第3図は、この発明の陽極接合の一例を示した断面図である。

第4図は、容量読み出し回路を例示した回路図である。

— 10 —

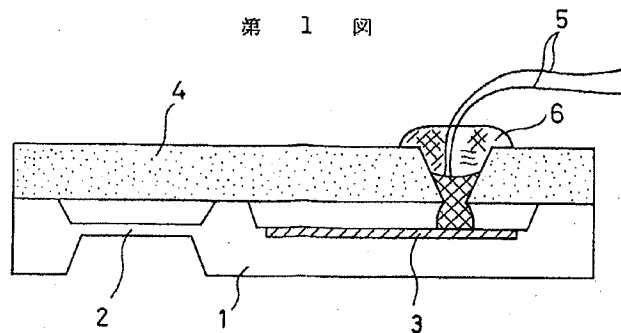
第5図は、出力電圧と圧力との相関図である。

- 1…シリコン基板
- 2…ダイヤフラム
- 3…信号処理回路
- 4…ガラス基板
- 5…信号線
- 6…接着剤
- 7…セラミックヒータ
- 8…Cr-Au電極
- 9… n^+ 層

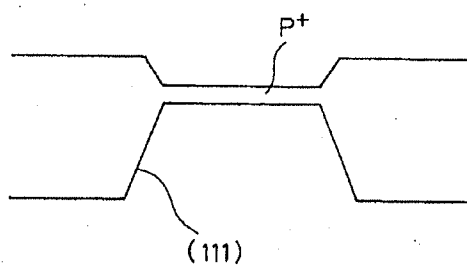
代理人 井理士 西 澤 利 夫

— 11 —

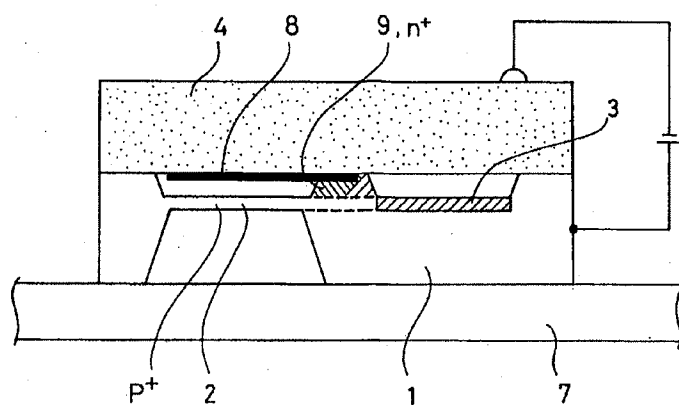
第 1 図



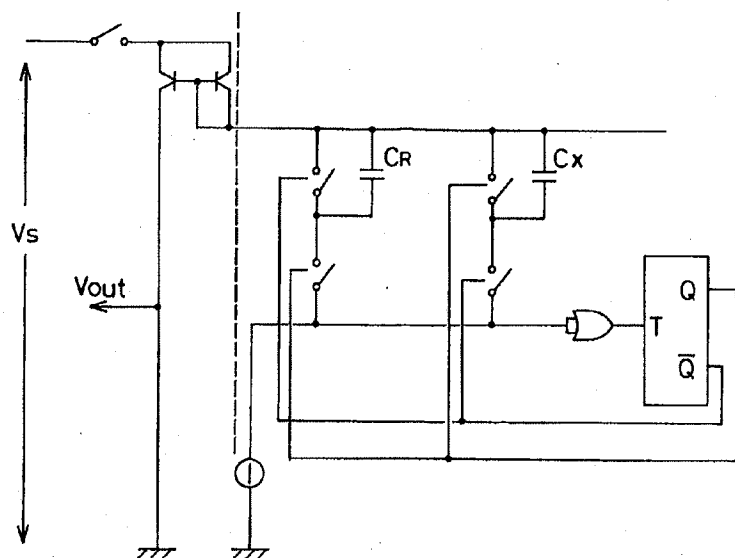
第 2 図



第 3 図



第 4 図



第 5 図

